

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 05316719
PUBLICATION DATE : 26-11-93

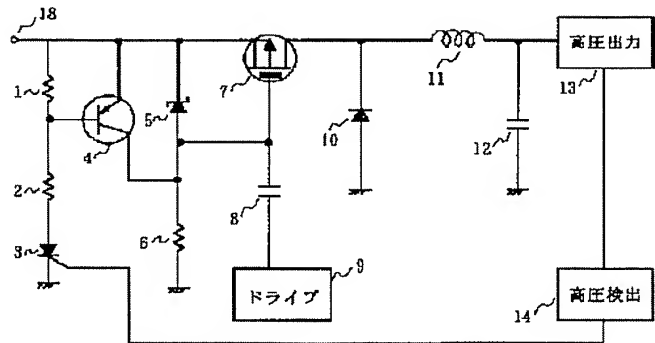
APPLICATION DATE : 12-05-92
APPLICATION NUMBER : 04118768

APPLICANT : HITACHI GAZOU JOHO SYST:KK;

INVENTOR : SAITOU MIKIKATSU;

INT.CL. : H02M 3/155 H02H 7/00 H04N 5/63

TITLE : HIGH VOLTAGE PROTECTING
CIRCUIT



ABSTRACT : PURPOSE: To turn OFF a high voltage output and to protect a high voltage circuit of a TV receiver by turning ON a transistor by a thyristor to be turned ON by a high voltage and removing a gate bias of a P-type MOSFET.

CONSTITUTION: When an abnormally high voltage of a high voltage output circuit 13 is detected by a high voltage detector 14, a signal is output to conduct a thyristor 3. A DC voltage 18 is applied to resistors 1, 2, a current flows, a gate of a transistor Tr4 is energized to turn ON the Tr4, and a current flows to a resistor 6. A Zener diode 5 is short-circuited by the Tr4, a potential difference between a gate and a source of a MOSFET is almost eliminated, the MOSFET 7 is turned OFF, and the circuit 13 does not produce an output. Even if an output signal of the detector 14 becomes zero, the circuit 13 continues a stopping state by a holding current of the thyristor 3. Thus, a high voltage circuit of a TV receiver is safely protected.

COPYRIGHT: (C)1993,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-316719

(43) 公開日 平成5年(1993)11月26日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 2 M 3/155	C	8726-5H		
H 0 2 H 7/00	A	7335-5G		
H 0 4 N 5/63	Z			

審査請求 未請求 請求項の数1(全 3 頁)

(21) 出願番号 特願平4-118768

(22) 出願日 平成4年(1992)5月12日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233136

株式会社日立画像情報システム

神奈川県横浜市戸塚区吉田町292番地

(72) 発明者 鎌田 雅樹

神奈川県横浜市戸塚区吉田町292番地株式

会社日立画像情報システム内

(72) 発明者 斎藤 美喜勝

神奈川県横浜市戸塚区吉田町292番地株式

会社日立画像情報システム内

(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 高圧保護回路

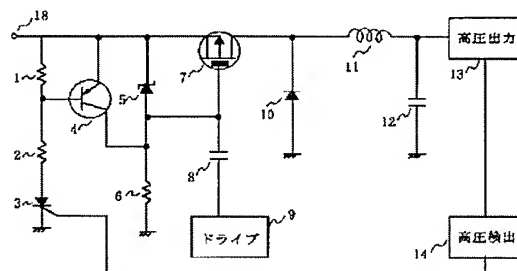
(57) 【要約】

【目的】 本発明は、P型MOS-FETを使用した電源電圧可変回路を有したマルチ走査形テレビジョン受像機の高圧保護回路である。

【構成】 電源出力スイッチング素子であるMOS-FETのゲートバイアスを除去するためのトランジスタと、トランジスタを駆動するためのサイリスタを設けることで達成できる。

【効果】 異常高圧発生時において電源の出力を停止できるため、異常高圧の発生を防ぐことができる。

図 1



【特許請求の範囲】

【請求項1】電源電圧可変回路を有した高圧発生回路において、電源出力スイッチング素子をトランジスタとサイリスタを使用し、電源出力スイッチング素子のバイアスを除去することにより、電源を停止させること特徴とする高圧保護回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電源電圧可変回路を有したマルチ走査形テレビジョン受像機において、高圧保護回路を電源電圧可変回路にて行っているものに関する。

【0002】

【従来の技術】従来の電源電圧可変回路は、「電力制御回路設計ノウハウ 第6章 電源回路PP. 179~181 CQ出版社」に示すようになっており、このうちのベースドライブ回路は図2に示すようにトランス結合にて行っていると、高圧保護回路は電源出力スイッチング素子であるN型MOS-FET 15のドライブ波形をOFFすることにより、出力遮断を行っている。

【0003】

【発明が解決しようとする課題】上記従来技術に対し図1に示すように、ドライブトランス 16を必要としないP型MOS-FET 7を使用した電源電圧可変回路では、ツェナーダイオード 5と抵抗 6によりFET 7のゲートにバイアスが掛かっているために、ドライブ波形をOFFしても出力遮断ができなかった。

【0004】

【課題を解決するための手段】上記目的を達成するために、電源出力スイッチング素子であるFET 7のゲートバイアス用ツェナーダイオード 5の両端を短絡するために、トランジスタ 4、抵抗 1、2およびサイリスタ 3を追加した。

【0005】

【作用】異常高圧発生時は、トランジスタ 4によってFET 7のゲートバイアスを除去することにより出力が遮断されるため、高圧回路 13に電力が供給されなくなり、異常高圧の状態を回避する事ができる。

【0006】

【実施例】以下、本発明の一実施例を図1により説明する。直流電圧 18を加えるとFET 7、ダイオード 10、チョークコイル 11およびコンデンサ 12にて構成される降圧型チョップ回路より出力された直流電圧によって、高圧出力回路 13は高圧を発生する。またドライブ回路 9は、高圧出力回路 13に供給する直流電圧が正常となるように、ドライブ波形のON-OFFデューティを制御し、カップリングコンデンサ 8を経由してFET 7のゲートを

ドライブしている。

【0007】次に、何らかの原因によって高圧が上昇した場合、高圧検出回路によって検出された信号をサイリスタ 3のゲートに加える。これによりサイリスタ 3はON状態となり、電流が抵抗 1、2を介して流れるため、トランジスタ 4にもエミッタからベースへと流れることになり、トランジスタ 4もON状態となる。したがってツェナーダイオード 5は、トランジスタ 4によって短絡されるためFET 7のゲート、ソース間はトランジスタ 4の飽和電圧しかかからなくなり、FET 7はOFFとなる。この結果、高圧出力回路 13への電圧供給が遮断されるため、高圧は発生しなくなる。この後検出信号は正常状態となるが、サイリスタ 3の保持電流によりFET 7はOFFしたままとなる。従って一度異常高圧が発生すると、高圧出力回路 13は停止してこの状態を継続する。

【0008】なお、上記の例では、ツェナーダイオード 5の短絡方法としてトランジスタ 4を用いたものを例に説明したが、前記トランジスタ 4の代わりにリレーを用いたものにたいしても同様の効果を得ることができる。

【0009】

【発明の効果】以上のようにこの発明によれば、異常高圧を検出すると電源回路が停止するため異常高圧の発生を防ぐことができる。

【図面の簡単な説明】

【図1】本発明の一実施例である高圧保護回路図である。

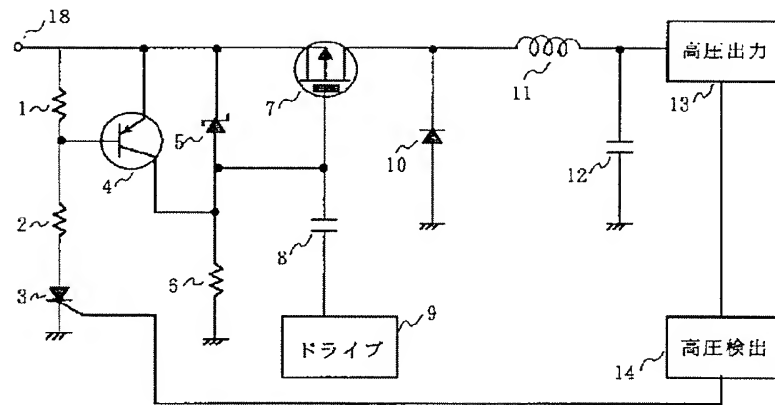
【図2】従来の一実施例である高圧保護回路図である。

【符号の説明】

- 1…抵抗、
- 2…抵抗、
- 3…サイリスタ、
- 4…トランジスタ、
- 5…ツェナーダイオード、
- 6…抵抗、
- 7…P型MOS-FET、
- 8…カップリングコンデンサ、
- 9…ドライブ回路、
- 10…ダイオード、
- 11…チョークコイル、
- 12…平滑用コンデンサ、
- 13…高圧出力回路、
- 14…高圧検出回路、
- 15…N型MOS-FET、
- 16…ドライブトランス、
- 17…コンデンサ、
- 18…直流電圧。

【図1】

図 1



【図2】

図 2

